

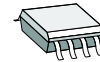
EIGENSCHAFTEN

- ◆ Fotostromverstärker angepasst an Standardfotodioden
- ◆ Integrierter Bandpass mit 300 kHz Mittenfrequenz
- ◆ Differenz-Stromausgang als Open-Drain-Low-Side-Treiber
- ◆ Weiter Aussteuerungsbereich für gepulste Fotostrome von 100 nA bis 1.5 mA durch nichtlineare Übertragungsfunktion
- ◆ Kurze Störblitzerholzeit von max. 30 μ s
- ◆ Erholzeit bei hohen Fotostromen von 1.8 mA kleiner als 10 μ s
- ◆ Logiksteuerung mit dreistufigem Schieberegister
- ◆ CMOS-kompatible Logikpegel
- ◆ 5-V-Versorgungsspannung
- ◆ Geringer Ruhestrom; Aktivierung durch Eingangsdaten
- ◆ Power-down-Reset
- ◆ Integrierter ESD-Schutz
- ◆ Auslegung für Sicherheitssysteme gemäß IEC 61496-1
- ◆ **Option:** erweiterter Temperaturbereich von -20 bis 85 $^{\circ}$ C

ANWENDUNGEN

- ◆ Lichtgitter
- ◆ Lichtschranken
- ◆ Personenschutzsysteme

GEHÄUSE

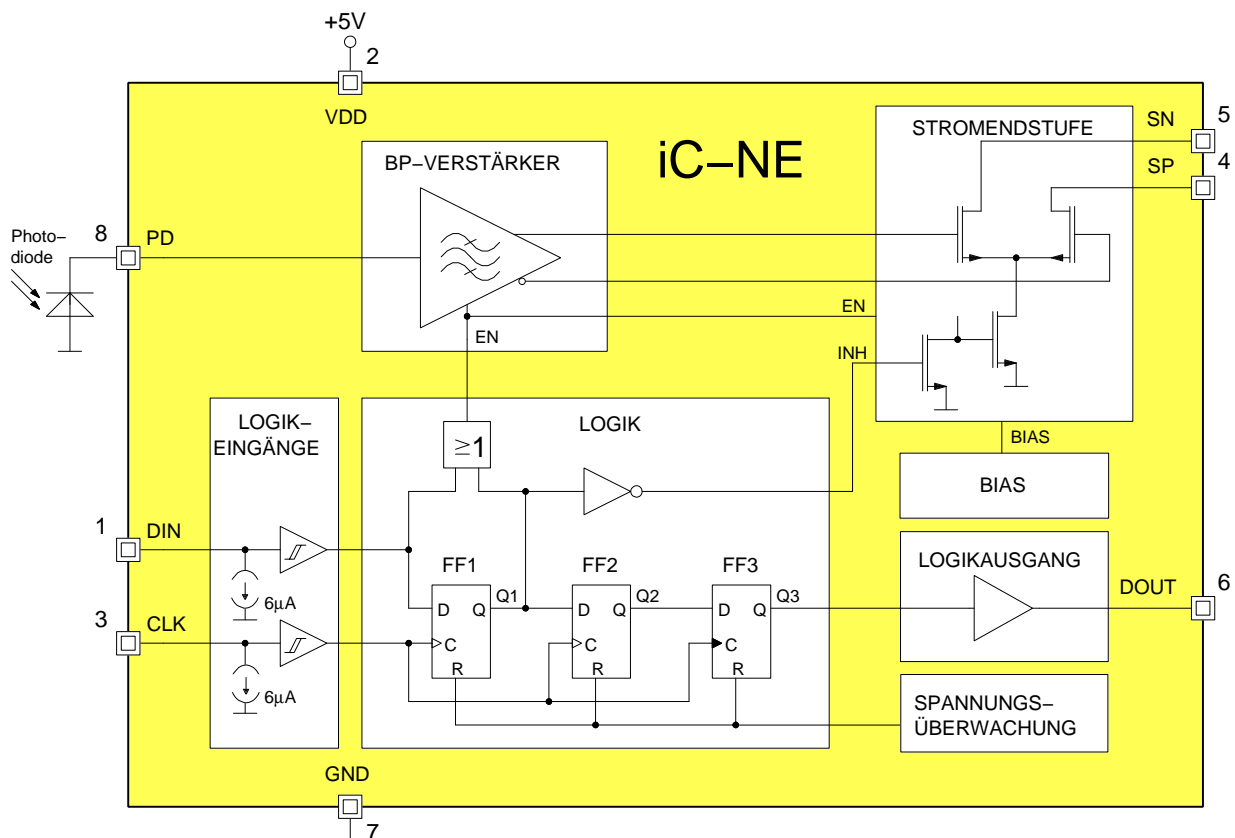


SO8



MSOP8

BLOCKSCHALTBILD



KURZBESCHREIBUNG

Der Baustein iC-NE ist ein Detektor-IC für Lichtgitter- oder Lichtschrankenordnungen und Personenschutzsysteme.

Auf einem Chip integriert enthält der iC-NE einen Bandpass-Verstärker mit einer Mittenfrequenz von typ. 300 kHz, eine Differenz-Stromendstufe und eine Logik zum Aktivieren von Verstärker und Endstufe. Im deaktivierten Zustand ist die Stromaufnahme sehr gering und die Stromausgangspins SP und SN sind hochohmig geschaltet (stromlos).

Die Logik besteht aus einem dreistufigen Schieberegister in dem die ersten zwei Stufen von der steigenden CLK-Flanke angesteuert werden. Das dritte Flipflop wird mit der fallenden CLK-Flanke angesteuert, wodurch eine künstliche Verzögerung entsteht. Diese verhindert Laufzeiteinflüsse bei der seriellen Datenübergabe zum nächsten Baustein in einer Kettenschaltung.

Nimmt DIN einen hi-Pegel an, wird der Bandpass-Verstärker aktiviert. Die Stromendstufe bleibt zunächst abgeschaltet (stromlos), bis der Ausgang des ersten Flipflops auf hi-Pegel wechselt. Dadurch wird die Versorgung für den kompletten Signalweg von der Lichtdetektion bis zur Differenz-Stromendstufe

eingeschaltet. Die Ausgänge SP und SN führen jetzt einen Strom der gleichen Stärke, vorausgesetzt die angeschlossene Fotodiode detektiert keine Änderung der Beleuchtung.

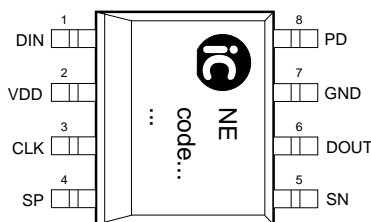
Die ansteigende Flanke eines empfangenen Lichtimpulses (der eine Zunahme des Fotostroms hervorruft) bewirkt, dass der Ausgangsstrom in SP zunimmt und der Ausgangsstrom in SN um denselben Betrag abnimmt. Die Summe $I(SP) + I(SN)$ bleibt konstant. In Lichtgitteranwendungen, in denen nur ein Baustein zu einem bestimmten Zeitpunkt aktiv ist, können die Ausgänge SP und SN an einen Zweidrahtbus angeschlossen sein.

Nach dem Bearbeiten der seriellen Eingangsdaten an DIN gehen der Verstärker und die Stromendstufe mit der zweiten steigenden CLK-Flanke automatisch in den Standby-Modus zurück. Deshalb ist eine Kettenschaltung mit mehreren Lichtstrahlen mit nur einem Datenbit pro Durchgang anzusteuern.

Der Baustein ist gegen Zerstörung durch ESD geschützt. Die Logikeingänge haben Schmitt-Trigger-Charakteristik für hohe Störsicherheit. Alle Pins sind kurzschlussfest.

GEHÄUSE SO8, MSOP8 nach JEDEC-Standard

ANSCHLUSSBELEGUNG SO8 (von oben)

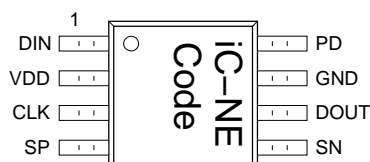


PIN-FUNKTIONEN

Nr. Name Funktion

1	DIN	Dateneingang
2	VDD	+5-V-Versorgungsspannung
3	CLK	Takteingang
4	SP	Differenz-Stromausgang +
5	SN	Differenz-Stromausgang -
6	DOUT	Datenausgang
7	GND	Masse
8	PD 7	Fotostromeingang, Kathode Fotodiode

ANSCHLUSSBELEGUNG MSOP8 (von oben)



GRENZWERTE

Keine Zerstörung, Funktion nicht garantiert.

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen			Einh.
				Min.	Max.	
G001	VDD	Versorgungsspannung		-0.5	7	V
G002	V()	Spannung an DIN, CLK, DOUT, SN, SP, PD		-0.5	VDD + 0.5	V
G003	Vd()	Zulässige ESD-Prüfspannung an DIN, CLK, DOUT, PD, SN, SP	HBM, 100 pF entladen über 1.5 kΩ		2	kV
G004	Tj	Chip-Temperatur		-40	150	°C
G005	Ts	Lagertemperatur		-40	150	°C

THERMISCHE DATEN

Betriebsbedingungen: VDD = 5 V ±10 %

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen				Einh.
				Min.	Typ	Max.	
T01	Ta	Zulässiger Umgebungstemperaturbereich (erweiterter Temperaturbereich von -20 bis 85 °C auf Anfrage)		0		70	°C

KENNDATEN

Betriebsbedingungen: VDD = 5 V ±10 %, V(SN, SP) = 3.5 V...VDD, Tj = -20...85 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Typ	Max.	Einh.
Allgemeines							
001	VDD	Zulässige Versorgungsspannung		4.5		5.5	V
002	VDD	Erforderliche Versorgungsspannung für Logikfunktion	abnehmende Spannung VDD	1.7			V
003	I(VDD)	Versorgungsstrom in VDD (Standby)	DIN = lo, CLK = hi oder lo: BP-Verstärker und Stromausgänge inaktiv, Logikpegel: lo = 0...0.45 V, hi = VDD - 0.45 V...VDD			60	µA
004	I(VDD)	Versorgungsstrom in VDD	EN = hi: BP-Verstärker aktiv, INH = hi: Stromausgänge inaktiv, I(PD) = -15...0 µA Tj = 27 °C		0.3	0.5	mA mA
005	I(VDD)	Versorgungsstrom in VDD	EN = hi, INH = lo: BP-Verstärker und Stromausgänge aktiv Tj = 27 °C		1.1	3.0	mA mA
006	VDDon	Einschaltsschwelle VDD (Power-on-Systemfreigabe)				4.2	V
007	VDDoff	Abschaltsschwelle VDD (Power-down-Reset)	abnehmende Spannung VDD	2.6			V
008	VDDhys	Hysterese	VDDhys = VDDon - VDDoff	200		500	mV
009	Vc(j)hi	Clamp-Spannung hi an DIN, CLK, DOUT, PD, SN, SP	Vc(j)hi = V() - VDD, I() = 1 mA	0.4		1.25	V
010	Vc(j)lo	Clamp-Spannung lo an DIN, CLK, DOUT, PD, SN, SP	I() = -10 mA, VDD = 0 V, andere Pins offen	-1.25		-0.4	V
Bandpassverstärker und Stromendstufe PD, SN, SP							
101	C(PD)	Zulässige Kapazität an PD				100	pF
102	V(PD)	Spannung an PD			0.9		V
103	I(PD)	Zulässiger DC-Fotostrom in PD (Gleichlichtunterdrückung)		-15		0	µA
104	I(PD)mg	Zulässiger Fotostrom in PD für monotone Verstärkung	Ipn() steigt oder bleibt konstant, wenn I(PD)pk erhöht wird (s. Bild 3)	-1.5		0	mA
105	twhi	Zulässige Fotostrompulsdauer	(s. Bild 3, 4)	1.0			µs
106	twlo	Zulässige Fotostrompulspause	2. Gpk ≥ 90 % des 1. Gpk bzw. des Einzelstrompulses (s. Bild 4)	2.0			µs
107	trec	Erholzeit nach Fotostrompuls	I(PD)pk = -1.8 mA			10	µs
108	trec	Erholzeit nach Störblitz	I(PD)pk = -5 mA, Betrag des Fotostromintegrals entspricht 15 mAs			30	µs
109	Gpk	Pulsstromverstärkung	Gpk = (Ipnpk - IO * ISUM) / I(PD)pk; I(PD)dc = -15...0 µA, I(PD)pk = -1...-0.1 µA, tr = tf = 0.5 µs, twpk = 1 µs (s. Bild 3)	360	490	620	
110	fl	Untere Eckfrequenz (-3 dB)	I(PD)dc = -15...-2.5 µA, I(PD)ac = 5 µApp sinusförmig	65	100	155	kHz
111	fh	Obere Eckfrequenz (-3 dB)	I(PD)dc = -15...-2.5 µA, I(PD)ac = 5 µApp sinusförmig	380	530	750	kHz
112	fΔ	Bandbreite (-3 dB)	fΔ = fh - fl	270	430	670	kHz
113	V(j)out	Zulässige Spannung an SN, SP				2	V
114	ISUM	Ausgangsströme I(SN) + I(SP)	V(SN, SP) = 4...5 V Tj = 27 °C	4.9	7.5	9.7	mA mA
115	IO	Relativer Strom-Offset	IO = (I(SN) - I(SP)) / ISUM; I(PD) = 0 Tj = -20 °C	-10 -15		10 15	% %
116	Ilk	Reststrom I(SN) + I(SP)	Stromausgänge inaktiv			4.0	µA
117	Idlk()	Differenzieller Reststrom	Idlk() = I(SN) - I(SP); I(PD)pk = -600 µA, twhi = 3 µs, Stromausgänge inaktiv (s. Bild 3)	-0.1		0.1	µA
118	Ipn()	Ausgangs-Differenzstrom	Ipn() = I(SN) - I(SP); I(PD)pk = -10 µA (s. Bild 3)	-7.0	-5.0	-3.0	mA
119	Ipn()	Ausgangs-Differenzstrom	Ipn() = I(SN) - I(SP); I(PD)pk = -100 µA (s. Bild 3)	-9.7	-7.3	-4.0	mA

KENNDATEN

Betriebsbedingungen: VDD = 5 V ±10 %, V(SN, SP) = 3.5 V...VDD, Tj = -20...85 °C, wenn nicht anders angegeben

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen				Einh.
				Min.	Typ	Max.	
120	I _{Noise}	Ausgangs-Differenzstrom-Rauschen (Effektivwert)	I(PD) _{dc} = -15 μA, R _{gen} = 500 kΩ, ohne zusätzliches Filter, T _j = 27 °C (s. Bild 5)		5		μA
121	I _{Noise}	Ausgangs-Differenzstrom-Rauschen (Effektivwert)	I(PD) _{dc} = -15 μA, R _{gen} = 500 kΩ, mit Bandpassfilter 50 kHz...1.2 MHz, T _j = 27 °C (s. Bild 5)		3.5		μA
122	tp() _{IDCon}	Einschaltverzögerung der Differenz-Stromendstufe: CLK lo → hi bis 90 % I(SN), I(SP)	I(PD) _{dc} = -15 μA...0, I(PD) _{ac} = 0 (s. Bild 4)			3.0	μs
123	tp() _{IDCoff}	Ausschaltverzögerung der Differenz-Stromendstufe: CLK lo → hi bis 10 % I(SN), I(SP)	I(PD) _{dc} = -15 μA...0, I(PD) _{ac} = 0 (s. Bild 4)			3.0	μs
Logikeingänge DIN, CLK							
201	Vt() _{hi}	Schwellspannung hi				66	%VDD
202	Vt() _{lo}	Schwellspannung lo		33			%VDD
203	V _{hys} ()	Eingangshysterese		400			mV
204	I _{pd} ()	Pull-Down-Strom	V() = 1 V...VDD T _j = 27 °C	3	6	12	μA μA
Logikausgang DOUT							
301	Vs() _{hi}	Sättigungsspannung hi	Vs() _{hi} = VDD - V(DOUT); I() = -4 mA			0.4	V
302	Vs() _{lo}	Sättigungsspannung lo	I() = 4 mA			0.4	V
303	Isc() _{hi}	Kurzschlußstrom hi	V() = 0 V T _j = 27 °C	-100	-40	-25	mA mA
304	Isc() _{lo}	Kurzschlußstrom lo	V() = VDD T _j = 27 °C	25	40	100	mA mA
305	tr()	Anstiegszeit	CL() = 50 pF T _j = 27 °C		20	60	ns ns
306	tf()	Abfallzeit	CL() = 50 pF T _j = 27 °C		20	60	ns ns
Schaltzeiten							
401	t _{ph} (CLK-DOUT)	Verzögerungszeit: CLK hi → lo bis DOUT lo → hi	CL(DOUT) = 50 pF (s. Bild 2) T _j = 27 °C		26	60	ns ns
402	t _{ph} (CLK-DOUT)	Verzögerungszeit: CLK hi → lo bis DOUT hi → lo	CL(DOUT) = 50 pF (s. Bild 2) T _j = 27 °C		25	60	ns ns

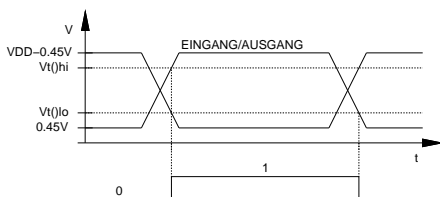


Bild 1: Bezugspiegel für Zeitangaben

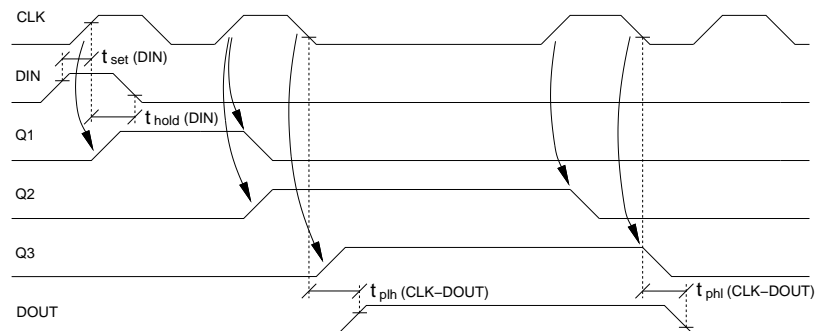


Bild 2: Zeitverhalten

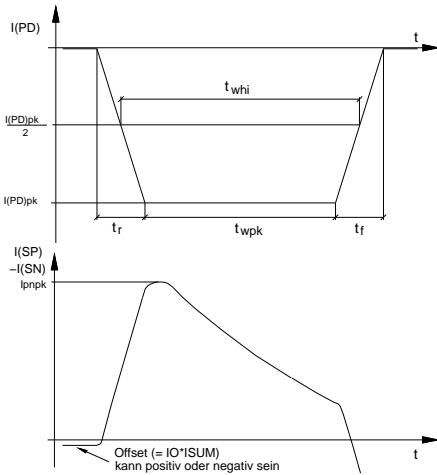


Bild 3: Differenzausgangsstrom an SP und SN gegen Eingangspuls an PD

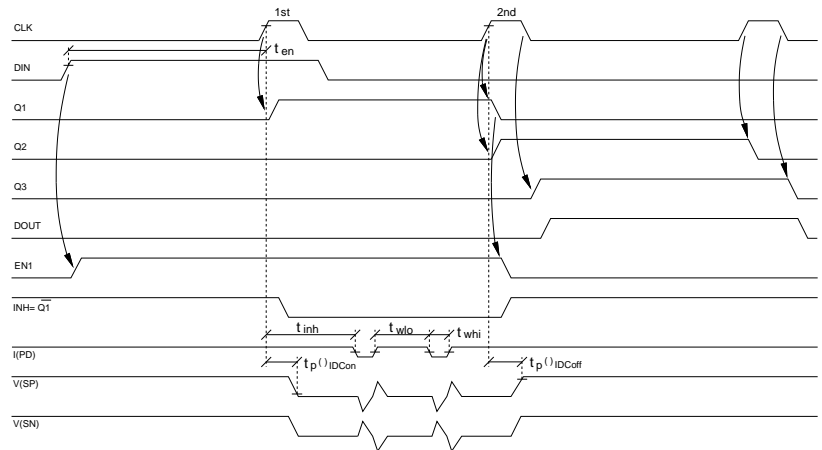


Bild 4: Zeitverhalten Analogteil, Ausgänge SP und SN beschaltet mit Widerständen gegen VDD

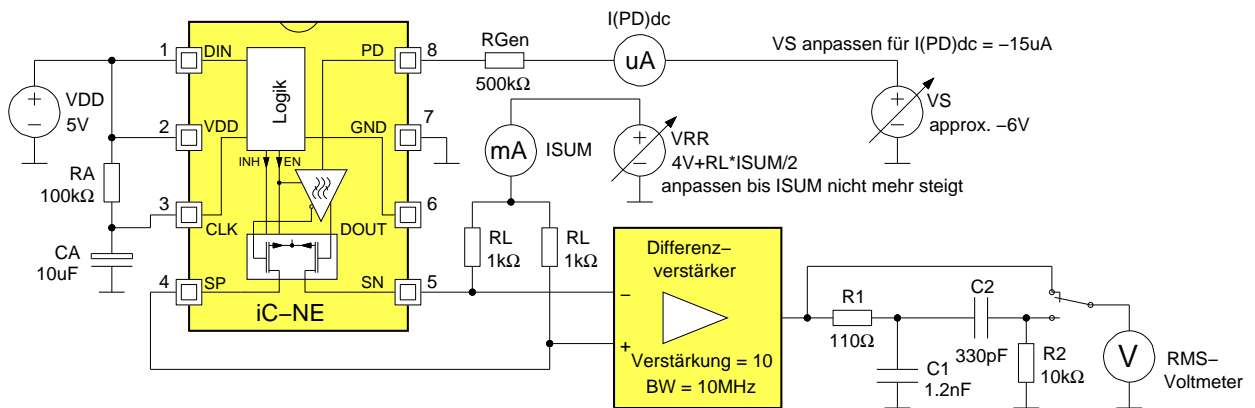


Bild 5: Schaltung zur Rauschmessung

BETRIEBSBEDINGUNGEN: Logik

Betriebsbedingungen: $V_{DD} = 5V \pm 10\%$, $T_a = 0 \dots 70^\circ C$, $CL() = 50 pF$,
Eingangsspiegel $lo = 0 \dots 0.45V$, $hi = V_{DD} - 0.45V \dots V_{DD}$, Bezugspegel und Signalformen nach Bild 1

Kenn-Nr.	Formelzeichen	Benennung	Bedingungen	Min.	Max.	Einh.
I001	t_{en}	Aktivierungszeit: DIN $lo \rightarrow hi$ bis CLK $lo \rightarrow hi$	Standby bis Empfangsbereitschaft (s. Bild 4)	10		μs
I002	t_{inh}	Aktivierungszeit: erster Übergang CLK $lo \rightarrow hi$ bis zur Meldebereitschaft am Ausgang	transienter Differenz-Ausgangsstrom hinreichend abgeklungen: $ I(SN) - I(SP) - IO * ISUM \leq 20 \mu A$ (s. Bild 4)	5		μs
I003	t_{set}	Vorbereitungszeit: DIN stabil vor CLK $lo \rightarrow hi$	(s. Bild 2)	50		ns
I004	t_{hold}	Haltezeit: DIN stabil nach CLK $lo \rightarrow hi$	(s. Bild 2)	50		ns
I005	f_o	Zulässige Taktfrequenz an CLK			10	MHz

APPLIKATIONSHINWEISE

Signalauswertung

Bild 6 und 7 zeigen jeweils das Ausgangssignal I(SP) – I(SN) bei *normaler* Aussteuerung und bei starker Übersteuerung (Photodiode und Eingangsverstärker in Sättigung).

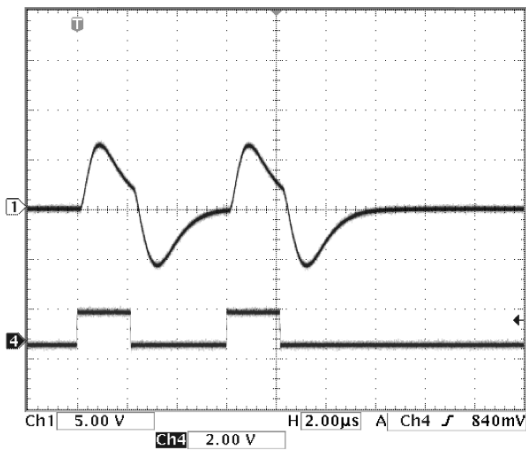


Bild 6: Signalverlauf im nicht übersteuerten Betrieb

selbst bei stärkster Übersteuerung, definierte Ergebnisse liefert. Von der Auswertung der fallenden Flanke des Ausgangssignals oder einer Pegelauswertung der negativen Halbwelle des Ausgangssignals (Erholvorgang nach Ende des Lichtpulses) ist generell abzuraten.

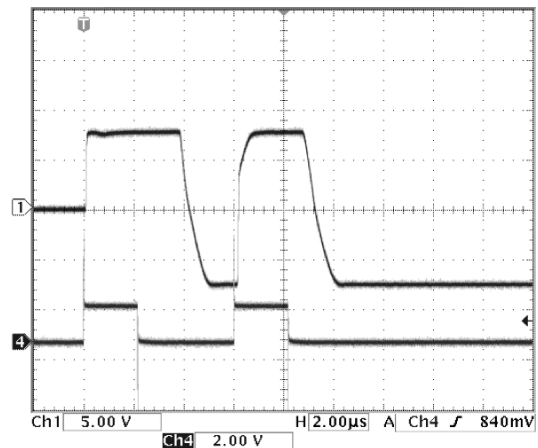


Bild 7: Signalverlauf bei starker Übersteuerung

Es ist deutlich zu erkennen, dass der iC-NE, selbst bei Übersteuerung, für einen Folgepuls nicht *blind* ist. Zur Auswertung ist die Antwort auf die steigende Flanke des Lichtpulses heranzuziehen (= steigende Flanke des Ausgangssignals), da ausschließlich diese Flanke,

Lichtgitter

Die Schaltung in Bild 8 zeigt mehrere iC-NE zu einem Lichtgitter verkettet, in dem aufeinander folgende PIN-Dioden taktgesteuerte Lichtpulse empfangen und auswerten.

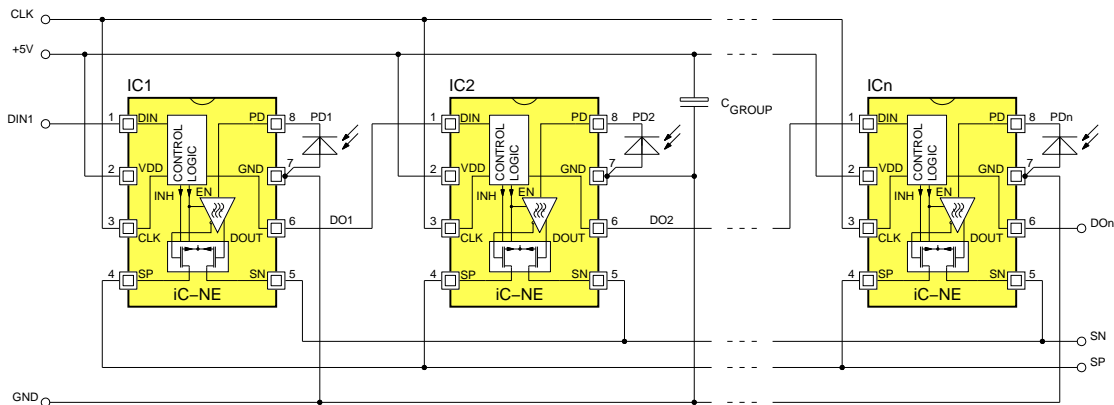


Bild 8: Schaltplan einer Kettenschaltung

Zur iC-NE-Funktionsbeschreibung wird angenommen, dass alle Flipflops zurückgesetzt sind, wie dies z. B. nach dem Einschalten der Versorgungsspannung der Fall ist.

Das Signal DIN1 = hi aktiviert den Bandpass-Verstärker und die Versorgung der Differenz-Stromendstufe

von IC1. Die Ausgänge SP und SN bleiben hochohmig, bis mit der steigenden Flanke von CLK das am Eingang anliegende hi-Signal übernommen wird.

Liefert die Empfängerphotodiode keine Wechselstromanteile, fließen annähernd gleichgroße Ströme in SP und SN. Nach einer Zeit $t_{inh} \geq 5 \mu s$ sind die beim Ein-

schaltvorgang entstehenden transienten Differenzströme in der Stromendstufe abgeklungen und der iC-NE ist empfangsbereit.

Wird aufgrund eines von der Fotodiode PD1 detektierten Lichtpulses Strom aus dem Pin PD (IC1) gezogen, reagieren die Ströme an den Ausgängen SP und SN wie in Bild 9 dargestellt: I(SP) steigt an und kehrt innerhalb einer konstanten Zeit, die von der unteren Grenzfrequenz des Bandpass-Verstärkers bestimmt wird, auf seinen ursprünglichen Wert zurück, solange die Fotodiode konstant beleuchtet wird. Klingt der Lichtimpuls ab, sinkt der Strom in SP, um dann mit derselben Zeitkonstanten wieder seinen Ruhewert anzunehmen. Der Strom in SN besitzt eine spiegelbild-

liche Zeitabhängigkeit, wodurch die Summe $I(SP) + I(SN)$ konstant bleibt.

Mit $DIN1 = 0$ wird mit der nächsten steigenden CLK-Flanke FF1 zurückgesetzt und die Ströme in der Differenz-Stromendstufe abgeschaltet. Gleichzeitig sendet FF1 die gespeicherte Information an FF2. FF3 übernimmt diese mit der fallenden Flanke von CLK und aktiviert den Bandpass-Verstärker und die Versorgung des nächsten Bausteines über den Logikausgang. Das Pulsdiagramm ist ebenso für die nachfolgenden Komponenten der Kettenschaltung gültig, d. h. die zu einem Lichtgitter zusammen geschalteten ICs bilden ein taktgesteuertes Schieberegister welches die Eingangsinformation weiterleitet.

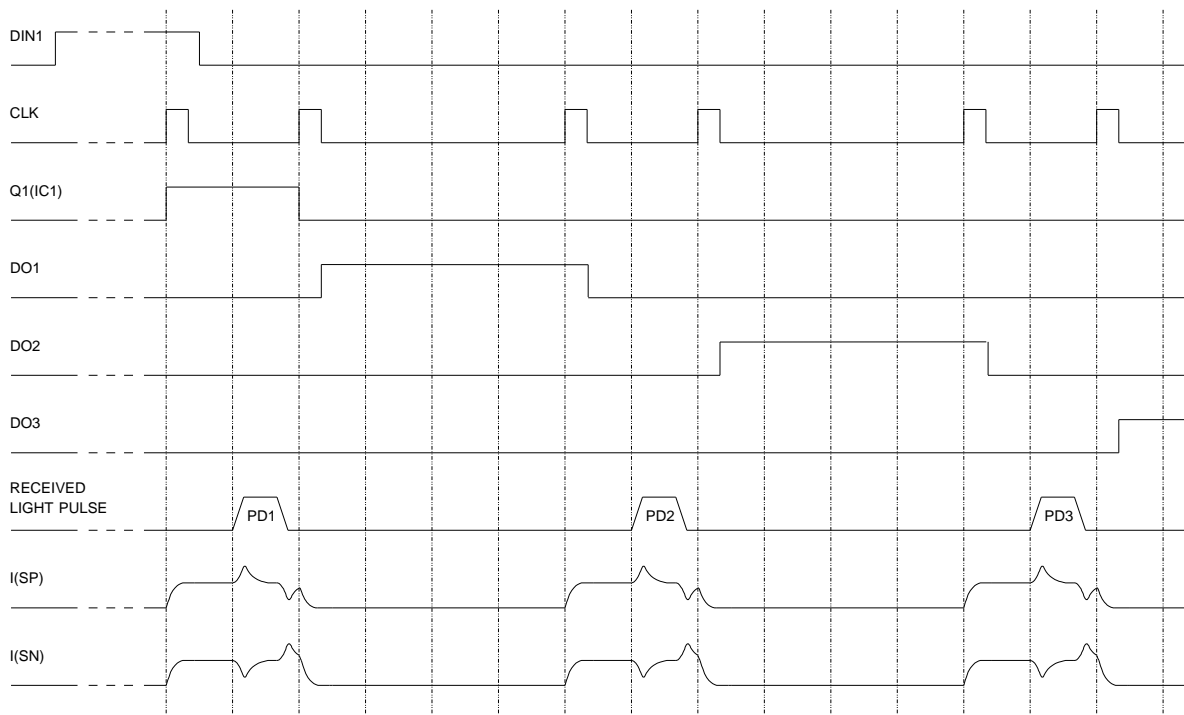


Bild 9: Signalverlauf der Kettenschaltung nach Bild 8

Lichtgitter-PCB-Layout

Das PCB-Layout für Lichtgitterempfänger ist unkritisch. Die Anode der Fotodiode sollte direkt mit dem GND-Pin des iC-NE verbunden werden, um Spannungsabfälle, verursacht durch den Versorgungsstrom des Chips, nicht in das Fotostromsignal einzukoppeln.

Da der Leistungsverbrauch relativ gering ist, werden nur Stützkondensatoren mit geringen Kapazitätswerten benötigt (typisch 1 μ F Elko parallel zu 47 bis 100 nF Keramikkondensator).

Die Keramikkondensatoren sollten in einem Abstand von 7.5 cm, die Elkos im doppelten Abstand platziert werden. Die Anzahl der Empfänger, die gemeinsam in einer Gruppe auf diese Weise gestützt werden ist unbedeutend, da zu einem bestimmten Zeitpunkt immer nur ein Bauteil aktiv ist und Strom zieht.

Die vorliegende Spezifikation betrifft ein neu entwickeltes Produkt. iC-Haus behält sich daher das Recht vor, Daten ohne weitere Ankündigung zu ändern. Die aktuellen Daten können bei iC-Haus abgefragt werden.

Ein Nachdruck dieser Spezifikation – auch auszugsweise – ist nur mit unserer schriftlichen Zustimmung und unter genauer Quellenangabe zulässig.

Die angegebenen Daten dienen ausschließlich der Produktbeschreibung. Dies gilt insbesondere auch für die angegebenen Verwendungsmöglichkeiten/Einsatzbereiche des Produktes.

Eine Garantie hinsichtlich der Eignung des Produktes für die konkret vorgesehene Verwendung wird von iC-Haus nicht übernommen.

iC-Haus überträgt an dem Produkt kein Patent, Copyright oder sonstiges Schutzrecht.

Für die Verletzung etwaiger Patent- und/oder sonstiger Schutzrechte Dritter, die aus der Ver- oder Bearbeitung des Produktes und/oder der sonstigen konkreten Verwendung des Produktes resultieren, übernimmt iC-Haus keine Haftung.

BESTELLINFORMATION

Typ	Gehäuse	Bestellbezeichnung
iC-NE	SO8 MSSOP8	iC-NE SO8 iC-NE MSOP8

Technischen Support und Auskünfte über Preise und Lieferzeiten geben:

iC-Haus GmbH
Am Kuemmerling 18
55294 Bodenheim

Tel.: (0 61 35) 92 92-0
Fax: (0 61 35) 92 92-192
Web: <http://www.ichaus.com>
E-Mail: sales@ichaus.com

Autorisierte Distributoren nach Region: http://www.ichaus.de/support_distributors.php